

⑩ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift
DE 199 30 308 A 1**

⑤ Int. Cl. 7:
H 01 L 23/538
H 01 L 23/50
H 01 L 23/14
H 01 L 25/065

⑦ Aktenzeichen: 199 30 308.8
② Anmeldetag: 1. 7. 1999
④ Offenlegungstag: 11. 1. 2001

DE 199 30 308 A 1

⑦ Anmelder:
Siemens AG, 80333 München, DE

⑦ Erfinder:
Meyer-Berg, Georg, 81735 München, DE

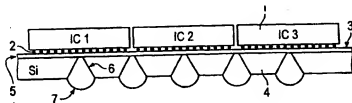
⑤ Entgegenhaltungen:
DE 198 30 158 A1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

④ **Multichipmodul mit Silicium-Trägersubstrat**

⑤ Auf der Mehrlagenverdrahtung des Silicium-Trägersubstrats (4) sind in Flip-Chip-Technik Halbleiterchips (1) montiert, während die Unterseite des Substrats (4) mit Lötkontakten in Form von Lotballungen (7) (BGA) versehen und so strukturiert ist, daß für jeden Lötkontakt eine sich trichterförmig von der Unterseite bis zur untersten Leiterbahnebene verengende Mulde (6) gebildet ist, die von der jeweiligen Lotballung (7) gefüllt ist, so daß die Lotballung (7) selbst die Mehrlagenverdrahtung kontaktiert.



DE 199 30 308 A 1

Die Erfindung betrifft ein Multichipmodul.

Beim Aufbau komplexer elektronischer Systeme mit mehreren Halbleiterschips rücken im Zuge der Verringerung der Chipanschluß-Abstände zunehmend Probleme der Verbindungs- und Packaging-Technologie in den Vordergrund. Der konventionelle Aufbau, bei dem die Chips individuell gehäust, mit Anschlüssen versehen und anschließend einzeln auf eine Leiterplatte bestückt werden, ist wegen des relativ hohen Platzbedarfs und wegen der erforderlichen Verdrahtung zwischen den einzelnen Chips in vielen Fällen nicht optimal.

Zunehmend üblich ist deshalb der Systemaufbau in Form von Multichipmodulen, bei denen ein Substrat mit einer hochdichten Mehrlagenverdrahtung, auf dem die Chips angebracht sind, als Zwischenträgersubstrat für eine gemeinsame Integration mehrerer Chips in eine nächsthöhere Architekturebene des Systemaufbaus dient. Als Material für das Zwischenträgersubstrat kommen neben dem konventionellen Kunststoff heute vor allem Keramik, Metall und Silicium in Frage. Silicium und Keramik sind jedoch problematisch hinsichtlich der Kombination mit der platzsparenden Verbindungstechnik BGA (Ball Grid Array), da die erforderlichen Bohrungen für die Durchkontaktierung von der Mehrlagenverdrahtung auf der Bestückungsseite zu den flächig angeordneten Lotballungen auf der Unterseite beispielsweise für ein Keramiksubstrat nur schwer herstellbar sind.

Aus der internationalen Patentanmeldung WO 98/18303 ist ein Multichipmodul mit einem speziellen, auf Silicium-Substraten beruhenden Aufbau- und Verbindungssystem bekannt geworden. Vorgeschlagen wird dort eine Aufteilung des Zwischenträgersubstrats einerseits in kleine Pallets mit hochdichter Verdrahtung, auf denen jeweils vorzugsweise ein einzelner Chip in Flip-Chip-Technik angeordnet ist, und andererseits in ein größeres Board mit Ausnehmungen für die Chips der einzelnen Pallets. Die Pallets mit den Chips werden also selbst wiederum in Flip-Chip-Technik auf die Kontakte des Boards gelötet. Um eine möglichst gleichmäßige Wärmeausdehnung zu erhalten, wird vorgeschlagen, die Pallets und das Board aus dem gleichen Material wie die Chips, also aus Silicium zu fertigen. Der bekannte Aufbau führt jedoch zu einem nicht optimalen Platzverbrauch, da die Pallets etwas größer als die Chips selbst sind, und ist aufgrund der Aufteilung bzw. Verdopplung des Substrats in Pallet und Board von der Herstellung her relativ kostenaufwendig.

Ziel der vorliegenden Erfindung ist es, ein gegenüber den genannten Nachteilen verbessertes Multichipmodul zu schaffen.

Erfindungsgemäß wird dieses Ziel erreicht durch ein Multichipmodul

- mit einem Silicium-Trägersubstrat,
- auf dessen Bestückungsseite eine Mehrlagenverdrahtung aufgebracht ist,
- deren erste, oberste Leiterbahnebene mindestens einen, jeweils in Flip-Chip-Technik mittels Lotkugeln montierten Halbleiterschip kontaktiert,
- und bei dem die Unterseite des Silicium-Trägersubstrats mit insbesondere flächig angeordneten Lötkontakten in Form von Lotballungen (BGA) versehen ist, die zur elektrischen Verbindung des Multichipmoduls mit einem Baugruppenträger dienen,
- wobei diese Unterseite so strukturiert ist, daß für jeden Lötkontakt eine sich trichterförmig von der Unterseite bis zur untersten Leiterbahnebene verengende

Mulde gebildet ist, die von der jeweiligen Lotballung gefüllt ist, so daß die Lotballung selbst die Mehrlagenverdrahtung kontaktiert.

Weiterbildungen der Erfindung sind Gegenstand der Unteransprüche.

Die Erfindung wird nachfolgend an Ausführungsbeispielen anhand der Zeichnungen näher erläutert. Es zeigt:

Fig. 1 einen schematischen seitlichen Schnitt eines erfindungsgemäßen Multichipmoduls.

Fig. 2 in gleicher Darstellung, eine weitere Ausführungsform eines Multichipmoduls gemäß der Erfindung.

Fig. 1 zeigt beispielsweise drei Halbleiterschips 1, die jeweils mit ihrer aktiven Seite mittels Lotkugeln 2 auf der ersten, obersten Leiterbahnebene 3 des Silicium-Trägersubstrats 4 verlötet sind. Die Mehrlagenverdrahtung 5 ist in an sich bekannter Weise als eine Sequenz von strukturierten Metallebenen, die durch ein organisches Dielektrikum elektrisch voneinander getrennt sind, ausgebildet. Dabei werden beispielsweise über lithographisch erzeugte Via Holes im Dielektrikum gezielt Verbindungen zwischen den Leiterbahnebenen hergestellt. Bevorzugt wird eine Mehrlagenverdrahtung mit alternierenden Cu-BCB-(Diphenylcyclobuten)-Ebenen. Natürlich können außer den in Fig. 1 dargestellten Chips 1 auch weitere elektronische Bauelemente (in SMD-Technik) auf der Mehrlagenverdrahtung 5 verlötet werden. Die Mehrlagenverdrahtung 5 hat eine typische Dicke von ca. 50 µm, während das eigentliche Silicium-Trägersubstrat 4 typischerweise einige hundert µm dick sein kann. Erkennbar in Fig. 1 sind auch die in der trichterförmigen Mulden 6 eingefügten Lotballungen 7, die als Durchkontaktierung von der Mehrlagenverdrahtung 5 zur Unterseite des Multichipmoduls dienen.

Die Fertigung eines erfindungsgemäßen Multichipmoduls beginnt mit dem Aufbringen der Mehrlagenverdrahtung 5, vorzugsweise mit vier Leiterbahnebenen, auf das Silicium-Trägersubstrat 4. Im nächsten Fertigungsschritt werden die Lotkugeln 2 auf die Mehrlagenverdrahtung 5 aufgebracht, vorzugsweise durch galvanisches Aufwachsen. Anschließend erfolgt die Strukturierung des Trägersubstrats 4, also Ausentwicklung und Tiefenätzen, beispielsweise mit dem flüssigen Ätzmittel KOH. Je nach Materialeigenschaften und Dicke des Trägersubstrats 4 läßt sich dabei ein gewünschter Winkel des Trichters im Trägersubstrat 4 relativ gut einstellen. Es resultieren die in Fig. 1 dargestellten trichterförmigen Mulden 6, in die anschließend Lotballungen 7 mechanisch eingebracht werden, wobei durch die Mulden 6 eine größere Stabilität durch einen verbesserten Seitenhalt der Lotballungen 7 gegenüber den konventionellerweise nur mittels Pads befestigter Lotballungen resultiert. Dies ist hinsichtlich der bei thermischen Ausdehnungen auftretenden Scherkräfte vorteilhaft. In einem weiteren Fertigungsschritt werden schließlich die Chips 1 auf die bereits vorhandenen Lotkugeln 2 aufgelötet. Dies geschieht also durch Flip-Chip-Montage der Chips 1 direkt auf das Trägersubstrat 4. Die resultierenden Multichipmodule können mittels SMD-Montage über ihre Lotballungen 7 in eine andere Baugruppe verlötet werden.

Aufgrund der mehr oder weniger großen Leitfähigkeit des Silicium-Trägersubstrats 4 ist es normalerweise erforderlich, die Schrägeiten der strukturierten Mulden 6 (also nicht den Boden der Mulde 6, d. h. den Kontakt zur Mehrlagenverdrahtung 3) vor dem Einbringen der Lotballungen 7 mit einer Isolierschicht zu bedecken. Dies kann vorteilhafterweise am einfachsten mittels eines schlecht planarisierenden Materials, beispielsweise Photoimid, erreicht werden. Ein gut planarisierendes Material würde demgegenüber unerwünschterweise nicht nur die Schrägeiten, also die innere

Oberfläche des Trichters bedecken, sondern diesen ganz ausfüllen.

In Fig. 2 ist ein Sandwich-Multichipmodul dargestellt, bei dem die Lotballungen 8 des oberen Moduls 9 nicht flächig, sondern nur im Außenbereich des oberen Trägersubstrats 4 angeordnet und direkt auf der Mehrlagenverdrahtung 5 des unteren Moduls 10 verlötet sind. Dies setzt, wie in der Fig. 2 angedeutet, voraus, daß die Lotballungen 8 so groß bzw. dick sind, daß ausreichend Platz für die im Zentralbereich angeordneten Chips 1 des unteren Multichipmoduls 10 besteht.

Das erfindungsgemäße Multichipmodul ist mit geringem Aufwand herstellbar, da ein einheitliches Silicium-Trägersubstrat verwendet wird und insbesondere im Vergleich zum eingangs genannten Stand der Technik weniger Verarbeitungsschritte anfallen. Es ergeben sich weiterhin Platzvorteile durch die Flip-Chip-Montage der Chips 1, wodurch deren Abstand sehr gering sein kann. Letztlich ergeben sich auch kurze Verbindungen von den Chips 1 zur externen Baugruppe. Schließlich ermöglicht das erfindungsgemäße Multichipmodul auch allgemein, wie bei Fig. 2 nur beispielhaft anhand der dortigen speziellen Ausführung beschrieben, ein dreidimensionales Packaging.

Patentansprüche

1. Multichipmodul

- mit einem Silicium-Trägersubstrat (4),
- auf dessen Bestückungsseite eine Mehrlagenverdrahtung (5) aufgebracht ist,
- deren erste, oberste Leiterbahnebene (3) mindestens einen, jeweils in Flip-Chip-Technik mittels Lotkugeln (2) montierten, Halbleiterchip (1) kontaktiert,
- und bei dem die Unterseite des Silicium-Trägersubstrats (4) mit insbesondere flächig angeordneten Lötkontakten in Form von Lotballungen (7) (BGA) versehen ist, die zur elektrischen Verbindung des Multichipmoduls mit einem Baugruppenträger dienen,
- wobei diese Unterseite so strukturiert ist, daß für jeden Lötkontakt eine sich trichterförmig von der Unterseite bis zur untersten Leiterbahnebene verengende Mulde (6) gebildet ist, die von der jeweiligen Lotballung (7) gefüllt ist, so daß die Lotballung (7) selbst die Mehrlagenverdrahtung kontaktiert.

2. Multichipmodul nach Anspruch 1, bei dem die Schrägseiten der Mulden (6) jeweils mit einer Isolierschicht bedeckt sind, die aus einem schlecht planarisierenden Material, insbesondere Photoimid, bestehen.

3. Multichipmodul nach Anspruch 1 oder 2, bei dem zwei Multichipmodule sandwichartig übereinander angeordnet sind, wobei die Lotballungen (8) des oberen Moduls (9) nicht flächig, sondern nur im Außenbereich des oberen Trägersubstrats (4) angeordnet und direkt auf der Mehrlagenverdrahtung (5) des unteren Moduls (10) verlötet sind.

Hierzu 1 Seite(n) Zeichnungen

FIG 1

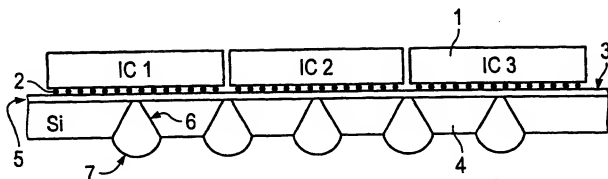


FIG 2

